SN-MCB

SPI 转 BiSS-C 绝对位置接口芯片，集成 RS-422 式差分线路接口

SN-MCB 是一款专用接口芯片，用于给已有角度数据的传感器 MCU 增加标准 BiSS-C 输出。MCU 作为 SPI 主机按帧写入位置和状态标志，芯片将其存入缓冲，在 BiSS 主站的 MA 时钟到来时输出完整的 BiSS-C 帧。主站读取由芯片独立完成，无需 MCU 响应。

主要特性

- SPI 从机：模式 0 / 模式 3，8 位，MSB 在前，目标最高 10 MHz
- 写位置帧 6 字节，可选带 CRC-8 校验的 7 字节帧
- 写入在 NCS 上升沿整帧生效，无效帧丢弃并保留旧值
- 状态字节高 4 位固定，可检测 MISO 故障
- NCS、MA 输入带毛刺滤波
- BiSS-C 单通道从机，分辨率 1–32 位，MA 目标最高 10 MHz
- RS-422 式差分线路接口，**仅支持 3.3 V 电平**
- nERR、nWRN 由 MCU 写入，随帧输出并参与 CRC6
- 超时默认自适应，可设固定 1–500 µs
- 配置非易失保存，上电自动加载
- VDD 3.135–3.465 V，工作温度 −40 至 +85 °C，QFN32 封装

典型应用

- 绝对式旋转与直线编码器
- 机器人关节位置反馈
- 伺服电机位置反馈
- 为现有传感器 MCU 增加 BiSS-C 接口



QFN32 封装（外观示意图）

预发布：本文档为预发布资料，所列性能为产品目标规格，不构成保证，正式发布前可能变更。引脚分配在量产版中可能调整。标记 TBD 的参数将在后续版本补充。

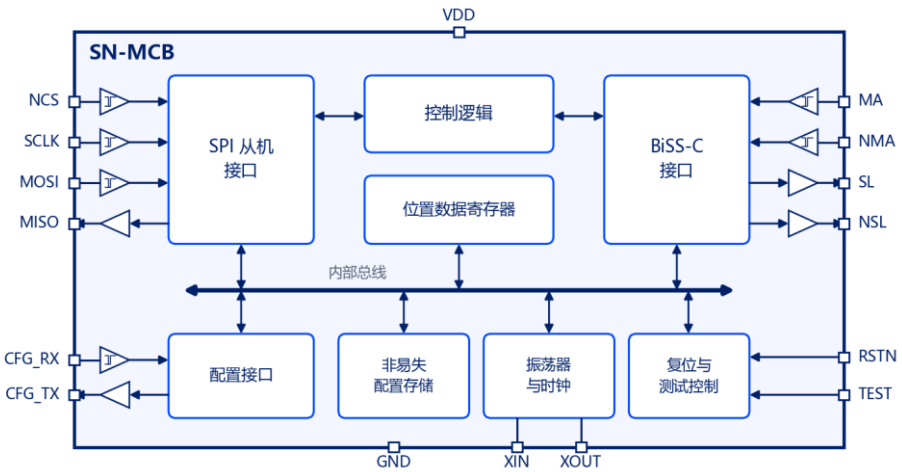


图 1 SN-MCB 功能框图

变更记录

版本	日期	变更内容
V0.32	2026-11-11	预发布版本，完善规格参数与使用说明

目录

1 产品概述 3
1.1 工作原理 3
1.2 版本识别 3
2 引脚 3
2.1 引脚分配 3
2.2 引脚功能 3
3 电气特性 4
3.1 绝对最大额定值 4
3.2 推荐工作条件 4
3.3 直流特性 5
3.4 SPI 时序 5
3.5 BiSS 时序 5
4 功能说明 6
4.1 上电行为 6
4.2 位置缓冲 6
5 SPI 接口 6
5.1 接口参数 6
5.2 指令集 7
5.3 状态字节 8
5.4 写位置 8
5.5 读指令 8
5.6 错误处理 9
5.7 参考代码 9
6 BiSS-C 接口 9
6.1 帧结构 9
6.2 CRC6 10
6.3 超时 11
6.4 线路接口 11
7 配置 11
7.1 配置串口 11
7.2 配置保存 12
7.3 配置工具 12
7.4 测试模式 12
8 应用信息 13
8.1 典型连接 13
8.2 MCU 软件流程 13
9 当前版本限制 13
10 封装与订购信息 13

1 产品概述

1.1 工作原理

客户 MCU 通过 SPI 把最新位置和 nERR、nWRN 标志写入 SN-MCB。一帧写入在 NCS 上升沿校验通过后，位置和标志同时更新到位置缓冲。BiSS 主站发起读取时，芯片在 MA 第一个上升沿从缓冲锁存数据，并按 MA 时钟逐位输出。

写入和读取相互独立。帧传输期间的 SPI 写入不会影响正在输出的帧，新值在下一帧生效。

1.2 版本识别

MCU 可通过 `0x90` 指令读取器件 ID，用于确认器件型号和版本。本规格书对应的 ID 为 `53 4E 01 10`，各字节含义见 5.5 节。

2 引脚

2.1 引脚分配

> **注意：**引脚分配在量产版中可能调整，NMA、NSL 的引脚编号待定。PCB 定型前请向感御确认最新引脚定义。

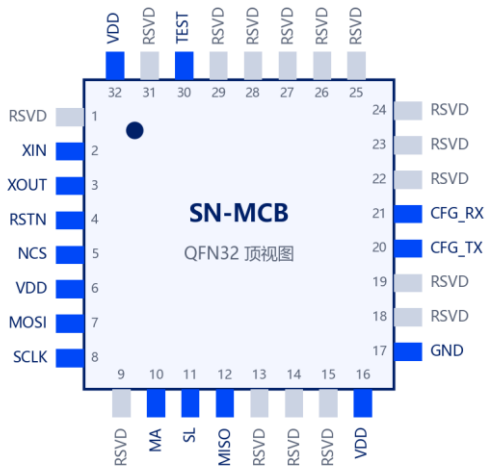


图 2 QFN32 引脚分配（顶视图）

2.2 引脚功能

表 1 引脚功能说明

引脚	名称	类型	说明
2, 3	XIN, XOUT	模拟	外接 8 MHz 无源晶振
4	RSTN	输入	复位，低电平有效，内部上拉

引脚	名称	类型	说明
5	NCS	输入	SPI 片选，低电平有效。内部弱上拉，典型 40 kΩ
6, 16, 32	VDD	电源	电源，3.3 V，三个引脚都要连接
7	MOSI	输入	SPI 数据输入
8	SCLK	输入	SPI 时钟
10	MA	输入	BiSS 时钟输入，3.3 V 电平。内部弱上拉，典型 40 kΩ
11	SL	输出	BiSS 数据输出，3.3 V 电平
TBD	NMA	输入	BiSS 时钟反相输入，3.3 V 电平，与 MA 互补
TBD	NSL	输出	BiSS 数据反相输出，3.3 V 电平，与 SL 互补
12	MISO	输出	SPI 数据输出。NCS 为高时仍保持驱动，不进入高阻
17	GND	地	电源地
20	CFG_TX	输出	配置串口发送，3.3 V 电平
21	CFG_RX	输入	配置串口接收，3.3 V 电平
30	TEST	输入	测试引脚，正常工作时须经电阻接地
1, 9, 13, 14, 15, 18, 19, 22–29, 31	RSVD	—	保留，不要连接

3 电气特性

注意：标记 TBD 的参数将在后续版本补充，设计时请勿假设其取值。SN-MCB 引脚不耐受 5 V，输入电压不得超过表 2 的最大值。

3.1 绝对最大额定值

表 2 绝对最大额定值

参数	符号	最小	最大	单位
电源电压	VDD	−0.3	3.6	V
引脚输入电压	VIN	−0.3	3.6	V
单个引脚电流	IIO	—	20	mA
存储温度	TSTG	−40	+125	°C
静电放电（人体模型）	VESD(HBM)	—	±2	kV

3.2 推荐工作条件

表 3 推荐工作条件

参数	符号	最小	典型	最大	单位
电源电压	VDD	3.135	3.3	3.465	V
工作环境温度	TA	−40	—	+85	°C
外接晶振频率	fXTAL	—	8	—	MHz

3.3 直流特性

表 4 直流特性（VDD = 3.3 V）

参数	符号	最小	典型	最大	单位
工作电流（预估值）	IDD	—	40	—	mA
输入高电平	VIH	2.0	—	—	V
输入低电平	VIL	—	—	0.8	V
输出高电平	VOH	2.4	—	—	V
输出低电平	VOL	—	—	0.4	V
内部上拉电阻	RPU	—	40	—	kΩ

3.4 SPI 时序

表 5 SPI 时序

参数	符号	最小	最大	单位
SCLK 频率，写入	fSCLK	—	10	MHz
SCLK 频率，读回，主机不延后采样	fSCLK	—	7	MHz
SCLK 频率，读回，主机延后约 25 ns 采样	fSCLK	—	10	MHz
NCS 下降沿到第一个 SCLK 上升沿	tLEAD	50	—	ns
最后一个 SCLK 上升沿到 NCS 上升沿	tLAG	10	—	ns
NCS 高电平时间（帧间隔），建议 250 ns 以上	tNCSH	约 50	—	ns
MOSI 建立时间（相对 SCLK 上升沿）	tSU	5	—	ns
MOSI 保持时间（相对 SCLK 上升沿）	tH	15	—	ns
SCLK 下降沿到 MISO 有效	tDO	—	40	ns

表 5、表 6 中的频率为目标规格，其余时序为设计值，均不构成保证。

3.5 BiSS 时序

表 6 BiSS 时序

参数	符号	最小	最大	单位
MA 时钟频率（目标规格）	fMA	见 6.3 节	10	MHz
MA 高电平时间	tMAH	约 20	—	ns
MA 低电平时间	tMAL	约 20	—	ns
MA 上升沿到 SL 更新	tMS	—	60	ns
上电到内部初始化完成，READY 随后置位	tINIT	—	40	ms

4 功能说明

4.1 上电行为

上电后芯片从非易失存储器加载配置，加载完成后状态字节的 READY 位置 1。各阶段的行为见下表。

表 7 上电各阶段行为

阶段	SPI	BiSS 输出
内部初始化完成前	不可用	引脚为高阻，最长 40 ms。对上电电平有要求时请外加上下拉电阻
READY = 0	可访问	SL 保持高电平，不响应 MA
READY = 1，尚未写入位置	可访问	正常输出帧，POS = 0，nERR = nWRN = 0（表示错误）
已写入位置	可访问	正常输出最新写入的位置和标志

4.2 位置缓冲

- 缓冲深度为一级，没有 FIFO。主站读取的总是最后一次有效写入的值。
- 位置和标志在同一时刻更新，主站不会读到新旧混合的数据。
- MA 第一个上升沿同时锁存位置、标志和当前分辨率，这三项在一帧内保持不变。
- 如果两次主站读取之间没有新的写入，主站会再次读到相同的值。

注意：POS_VALID 在首次有效写入后保持为 1，不反映数据是否新鲜。当前版本不支持无新数据时的处理策略。传感器数据失效时，MCU 应写入 nERR = 0，由主站判断。

5 SPI 接口

5.1 接口参数

表 8 SPI 接口参数

项目	规格
角色	从机
模式	模式 0 或模式 3，由空闲时 SCLK 电平决定，无需配置
字长与位序	8 位，MSB 在前
采样与更新	上升沿采样 MOSI，下降沿更新 MISO
帧定界	NCS 下降沿立即开始一帧。NCS 拉高并稳定约 50 ns 后判定帧结束，写入在此时生效
写入时钟	目标最高 10 MHz，模式 0 和模式 3
读回时钟	7 MHz 及以下可直接读取。8 MHz 以上需主机将 MISO 采样点延后约 25 ns

注意：MISO 在 NCS 为高时仍保持驱动，当前版本不能与其他 SPI 从机共用 MISO 线。

注意：NCS 上短于约 50 ns 的高电平被视为毛刺，不会结束当前帧。帧间高电平不能短于约 50 ns，建议 250 ns 以上。

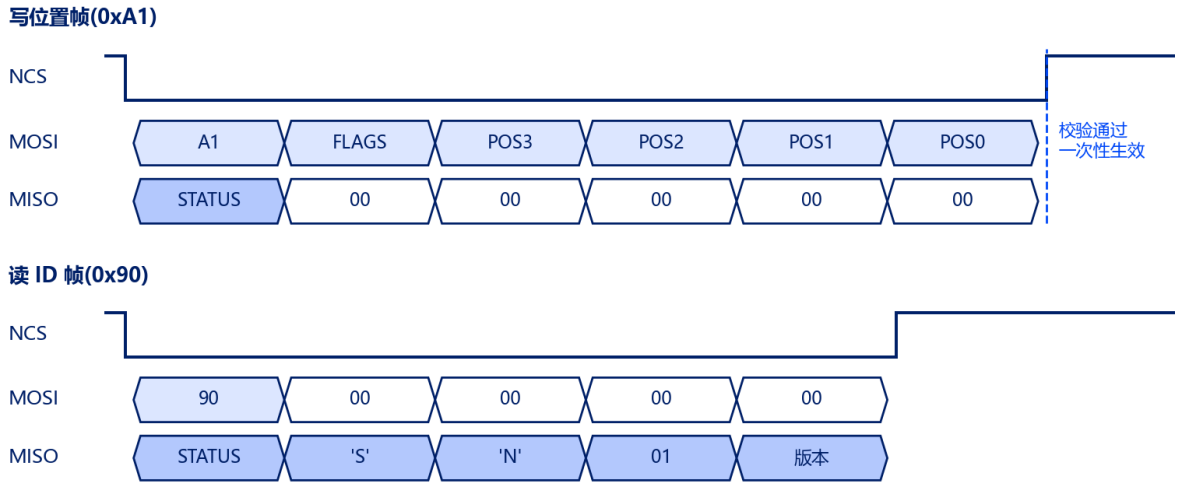


图 3 SPI 帧结构

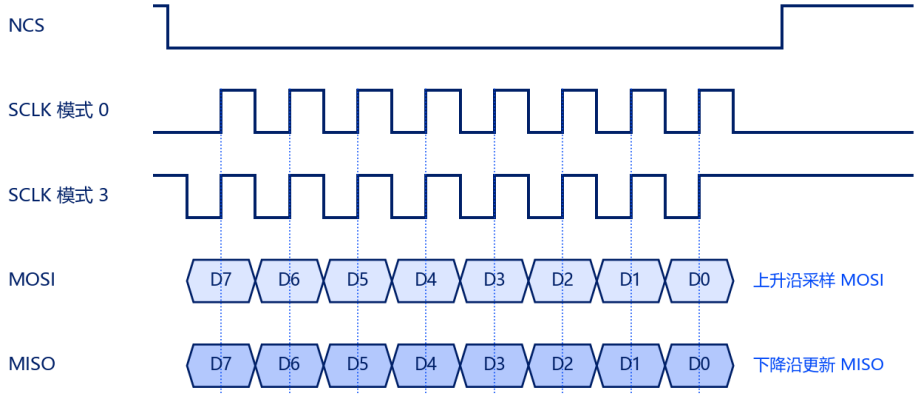


图 4 SPI 位时序（模式 0 与模式 3）

5.2 指令集

每帧第一个字节为指令。MCU 发送指令字节的同时，MISO 返回状态字节。

表 9 SPI 指令

指令	帧内容（MOSI）	字节数	功能
0xA1	A1 FLAGS POS3 POS2 POS1 POS0	6	写位置
0xB1	B1 FLAGS POS3 POS2 POS1 POS0 CRC8	7	写位置，带 CRC-8 校验
0x90	90 + 4 个任意字节	最多 5	读器件 ID
0x91	91 + 3 个任意字节	最多 4	读当前配置
0x9F	9F	1 或更多	只读状态字节

5.3 状态字节

状态字节在 NCS 下降沿捕获，反映的是本帧开始时的状态。

表 10 状态字节

位	名称	含义
7:4	固定值	固定为 `0101`。读到其他值说明 MISO 连接或时序异常
3	POS_VALID	1 表示复位后已有过有效的位置写入
2	BISS_BUSY	1 表示 BiSS 帧正在进行，包括超时阶段
1	SPI_ERR	1 表示上一帧被判为错误，下一个有效帧结束后清零
0	READY	1 表示配置完成，BiSS 输出已使能

5.4 写位置

表 11 写位置帧字段

字段	说明
FLAGS	bit 0 为 nERR，bit 1 为 nWRN，1 表示无错误或无警告。其余位被忽略，建议写 0
POS3…POS0	32 位位置，大端，低位对齐。只发送低 N 位（N 为配置的分辨率），高位被忽略
CRC8	仅 `0xB1` 帧，见下表

表 12 CRC-8 参数

项目	规格
多项式	$x^8 + x^2 + x + 1$（`0x07`）
初值	`0x00`
结果异或	无
位序	MSB 在前，不反射
覆盖范围	帧的前 6 字节，含指令字节 `0xB1`

示例：写入 POS = 443964（`0x0006C63C`），nERR = nWRN = 1，完整帧为 `B1 03 00 06 C6 3C 9C`。

5.5 读指令

读帧可以在任意字节边界提前结束。超出定义长度的字节返回 `0x00`。

表 13 读指令返回数据

指令	字节	内容
`0x90`	1	`0x53`（ASCII S）
	2	`0x4E`（ASCII N）
	3	产品系列代码，本产品为 `0x01`
	4	版本，高 4 位为主版本，低 4 位为次版本。本版本为 `0x10`（1.0）
`0x91`	1	分辨率 N（1–32）
	2, 3	BiSS 超时，高字节在前，单位为 10 ns。0 表示自适应

出厂默认配置下，`0x91` 依次返回 `13 00 00`，即 19 位、自适应超时。

5.6 错误处理

表 14 SPI 帧的判定

NCS 上升沿时的情况	位置缓冲	SPI_ERR 位
写帧字节数正确，校验通过	更新	清零
读帧长度为整数字节	不变	清零
写帧字节数过多或过少	不变	置 1
0xB1 帧 CRC-8 错误	不变	置 1
帧结束时不在字节边界	不变	置 1
未知指令	不变	置 1
NCS 拉低后没有时钟（不算一帧）	不变	保持原值

5.7 参考代码

```
/* spi_xfer() 由用户实现：拉低 NCS，全双工收发 n 字节，再拉高 NCS */
void spi_xfer(const uint8_t *tx, uint8_t *rx, unsigned n);

static uint8_t sn_crc8(const uint8_t *d, unsigned n)
{
    uint8_t c = 0;
    while (n--) {
        c ^= *d++;
        for (int i = 0; i < 8; i++)
            c = (c & 0x80) ? (uint8_t)((c << 1) ^ 0x07) : (uint8_t)(c << 1);
    }
    return c;
}

/* 写位置，返回状态字节（反映上一帧的结果） */
uint8_t sn_write_pos(uint32_t pos, uint8_t n_err, uint8_t n_wrn)
{
    uint8_t tx[7], rx[7];
    tx[0] = 0xB1;
    tx[1] = (uint8_t)((n_err & 1u) | ((n_wrn & 1u) << 1));
    tx[2] = (uint8_t)(pos >> 24);
    tx[3] = (uint8_t)(pos >> 16);
    tx[4] = (uint8_t)(pos >> 8);
    tx[5] = (uint8_t)pos;
    tx[6] = sn_crc8(tx, 6);
    spi_xfer(tx, rx, 7);
    return rx[0];
}
```

6 BiSS-C 接口

6.1 帧结构

SN-MCB 输出单通道 BiSS-C 帧。MA 空闲为高，每个上升沿输出一位。完整读取一帧需要 N + 12 个 MA 上升沿，N 为配置的分辨率。MA 高、低电平各至少保持约 20 ns，更短的脉冲会被输入滤波忽略。

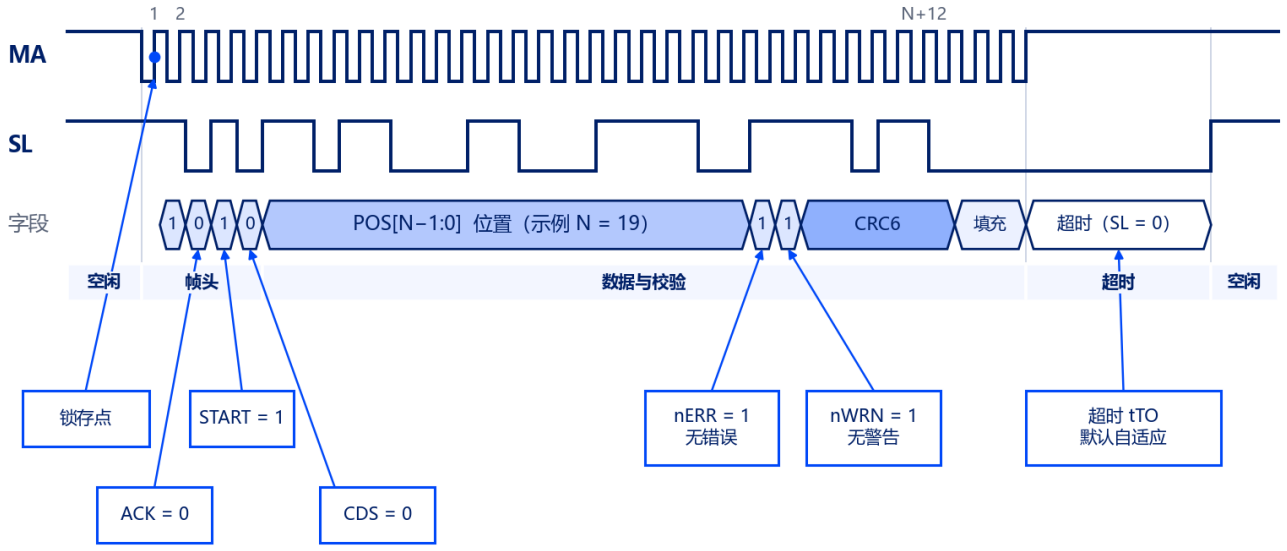


图 5 BiSS-C 帧时序（示例：N = 19，主站多发 4 个时钟）

表 15 BiSS-C 帧字段

上升沿	字段	位数	说明
1	前导	1	固定为 1，同时锁存位置
2	ACK	1	固定为 0
3	START	1	固定为 1
4	CDS	1	固定为 0，当前版本不支持寄存器通信
5…	POS[N−1:0]	N	位置，高位先出
N+5	nERR	1	来自 FLAGS bit 0
N+6	nWRN	1	来自 FLAGS bit 1
N+7…N+12	CRC6	6	发送值为 CRC 取反，高位先出
之后	填充	—	继续给时钟时输出 0

6.2 CRC6

表 16 CRC6 参数

项目	规格
多项式	$x^6 + x + 1$（0x43）
初值	0
覆盖范围	POS 最高位到 nWRN，高位先入
发送	取反后发送

示例：N = 19，POS = 443964，nERR = nWRN = 1，SL 依次输出（从左到右为 ACK 前的前导位、状态位、POS、nERR 与 nWRN、CRC6）：

```
1010  11011000110001111100  11  110110
```

6.3 超时

MA 在最后一个上升沿后持续保持高电平，达到超时时间后本帧结束，SL 回到高电平，芯片可以接受下一帧。

表 17 超时模式

模式	超时时间	适用情况
固定	1–500 µs 可配置	MA 频率已知或变化大的系统
自适应（默认）	每帧测量 1.5 个 MA 周期，再加约 120 ns	MA 频率稳定，希望缩短帧间隔的系统

- 主站每个 MA 周期的高电平时间必须小于超时时间，否则帧会提前结束。
- 主站两帧之间应让 MA 保持高电平不短于超时时间。
- 默认自适应模式的超时随 MA 频率变化。MA 线路噪声较大时，建议用 `SET:TIMEOUT=20` 改为固定 20 µs。
- 主站在 CRC 之后多发时钟时，SL 输出 0 并在超时期间保持低电平（见图 5）。如果最后一位 CRC 之后不再有 MA 上升沿，SL 保持最后一位的电平，直到超时结束后回高。
- 自适应模式需要至少两个 MA 上升沿才能完成测量。短于约 20 ns 的毛刺已被滤除，更宽的孤立脉冲仍可能使下一帧错位，请由主站通过 CRC6 判别，噪声环境建议使用固定超时。

6.4 线路接口

SN-MCB 提供 RS-422 式差分线路接口：MA 与 NMA、SL 与 NSL 为互补信号，NSL 始终是 SL 的反相。**该接口仅支持 3.3 V CMOS 电平。**请按下表选择连接方式。

表 18 BiSS 线路连接方式

连接方式	接线	适用情况
3.3 V 差分直连	MA、NMA、SL、NSL 直接连接对端	板内或短距离连接，双方共地，对端为 3.3 V 电平
外接 RS-422 收发器	MA、SL 连接收发器，NMA、NSL 悬空	BiSS 电缆及其他需要 RS-422 电平的线路

> **注意：这四个引脚仅支持 3.3 V 电平，本身不符合 RS-422 电气规范**，不耐受线路共模电压，输入电压不得超过表 2 的最大值。连接 RS-422 线路时必须外加收发器。SL、NSL 不要直接驱动 100 Ω 线路端接，单个引脚电流不得超过表 2 的限值。

7 配置

7.1 配置串口

分辨率和超时通过配置串口设置。串口参数为 115200 波特、8 位数据、无校验、1 位停止位，3.3 V 电平。每条命令以 `\n` 结束，`\r` 被忽略，单行最长 31 个字符。

表 19 串口命令

命令	功能	成功响应
INFO?	读取当前状态	状态行
SET:BITS=n	设置分辨率，n 为 1–32，立即生效	OK
SET:TIMEOUT=n	设置超时，n 为 µs，范围 0–500，0 表示自适应，立即生效	OK
SAVE	把当前配置写入非易失存储器	OK
TEST:ON	开启测试模式	OK
TEST:OFF	关闭测试模式	OK

出错时返回以 ERR: 开头的一行文字。INFO? 的响应为一行，例如：

```
SN-MCB,SERIES=1,VER=1.0,BITS=19,TIMEOUT=0,POSVALID=1,FRAMES=12,SPI_OK=25,SPI_ERR=0,POS=443964,FLAGS=3,TEST=0
```

表 20 INFO? 字段

字段	含义
BITS / TIMEOUT	分辨率 / 超时（µs，0 为自适应）
POSVALID	状态字节的 POS_VALID
FRAMES	已锁存的 BiSS 帧计数
SPI_OK / SPI_ERR	有效写入帧计数 / 错误帧计数
POS / FLAGS	当前缓冲中的位置 / 标志（bit 0 nERR，bit 1 nWRN）
TEST	测试模式状态

7.2 配置保存

- SET 命令只修改运行中的配置，掉电后丢失。需要保留时必须发送 SAVE。
- 上电时如果存储的配置无效，芯片使用默认值：19 位，自适应超时。
- SAVE 的允许写入次数不少于 1 万次，请勿在周期性任务中调用。

7.3 配置工具

感御提供基于浏览器的配置工具 SN-MCB 配置工具.html，需要使用支持 Web Serial 的浏览器（如 Chrome 或 Edge）打开，可完成连接、状态查看、设置和保存。

7.4 测试模式

TEST:ON 使芯片在配置的满量程范围内循环扫描位置，周期 10 s，无需外部 MCU，nERR = nWRN = 1。测试模式不保存，掉电后恢复关闭。

> **注意：**测试模式下主站读到的是看似有效的扫描数据，且状态标志为无错误。请勿在生产系统中开启。

8 应用信息

8.1 典型连接

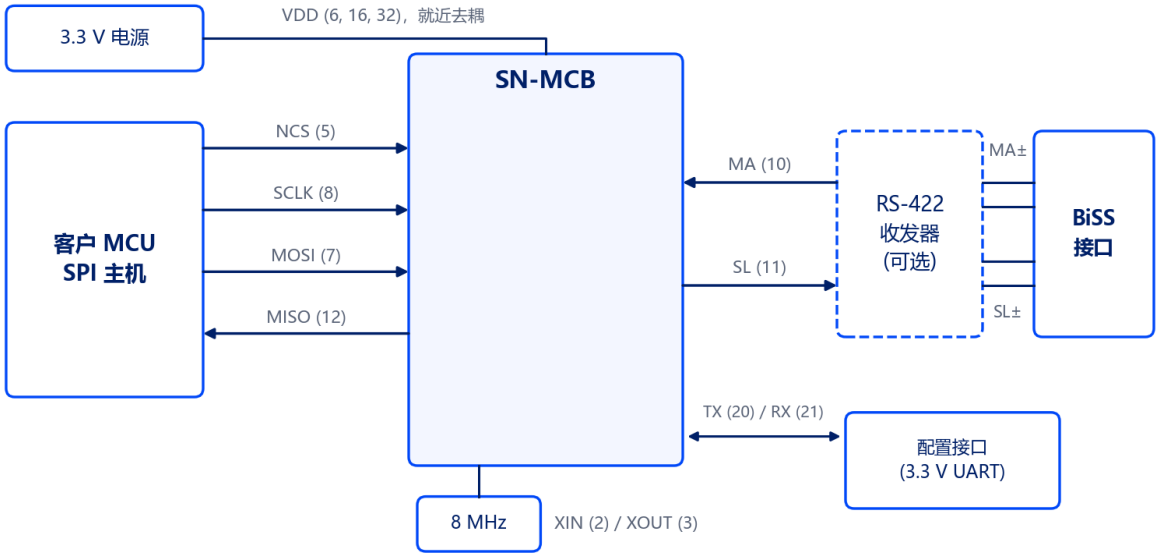


图 6 典型应用连接（通过外接 RS-422 收发器连接 BiSS 线路）

- BiSS 线路接口**仅支持 3.3 V 电平**。需要标准 RS-422 电平时外加 RS-422 收发器，连接方式见 6.4 节。
- XIN、XOUT 外接 8 MHz 无源晶振，匹配电容按晶振规格选取，并靠近引脚放置。
- 每个电源引脚就近放置 100 nF 去耦电容，电源噪声较大时可加磁珠滤波。
- 上电初始化期间 SL、NSL 为高阻，如主站对此敏感，请在 SL 上外加上拉电阻、NSL 上外加下拉电阻。
- 建议预留配置串口测试点，用于量产配置和现场诊断。

8.2 MCU 软件流程

1. 上电后循环读取状态字节（`0x9F`），等待 READY = 1。
2. 读取器件 ID（`0x90`）和配置（`0x91`），确认器件和分辨率符合预期。
3. 周期写入位置，推荐使用 `0xB1` 帧。写入周期应短于主站读取周期。
4. 检查下一帧返回的状态字节：高 4 位应为 `0101`，SPI_ERR 应为 0。

9 当前版本限制

当前版本不支持以下功能：寄存器通信（CDM / CDS）、BiSS 总线与菊花链、中断（IRQ）输出、CRC16、无新数据时的处理策略、多个 SPI 从机共用 MISO。

10 封装与订购信息

表 21 订购信息

型号	封装	工作温度
SN-MCB	QFN32	−40 至 +85 °C

表 22 QFN32 封装尺寸（单位 mm）

符号	参数	最小	典型	最大
D / E	封装边长	3.90	4.00	4.10
A	封装总高	0.80	0.85	0.90
A1	底面间隙	0.00	0.02	0.05
b	引脚宽度	0.15	0.20	0.25
e	引脚间距	—	0.40	—
L	引脚长度	0.20	0.30	0.40
D2 / E2	裸露焊盘边长	2.60	2.70	2.80

裸露焊盘的电气连接、推荐焊盘图形和包装规格 TBD。

上海感御科技有限公司 · https://senovotech.com/

本文档为预发布资料，内容可能变更，恕不另行通知。上海感御科技有限公司保留对本文档的全部权利。